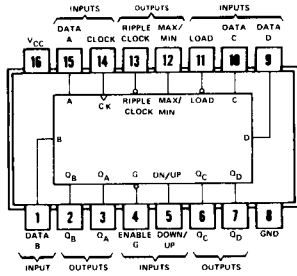


74190

Presetable synchronous Up/Down BCD Counter



- 4 bit 同期式アップダウンカウンタ (U/D切り替式)
- 非同期リセット
- クリア端子なし
- 使用法については160の項参照

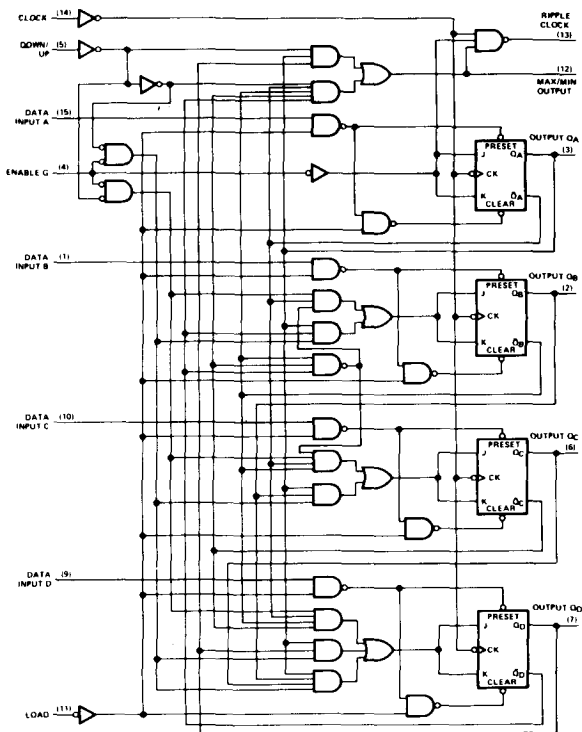
動作状態

入 力		出 力			動作	
Load	D/Ū	CK	G	Q _A , Q _B , Q _C , Q _D		
H	L		L	-	-	カウントup
H	H		L	-	-	カウントdn
	X	X	X	D _A , D _B , D _C , D _D	-	データセット
X	L		L	HHHH		H
X	L	X	X	(HLLH)		H
X	H		L	LLLL		H
X	H	X	X	LLLL		H

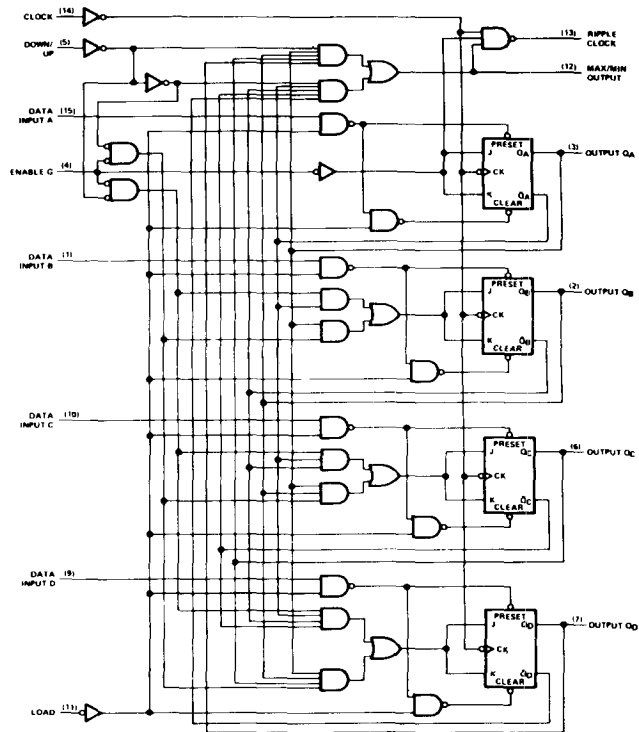
項目	大小	入力	IN	出力	OUT	N	LS	ALS	ALSK	F	S	AS	AC	ACT	HC	HCU	HCT	BC	BCT	単位
t _{max}	min	CLK				20	20	25		80					12		13			MHz
t _w	min	CLK	ENABLE	DOWN/UP		25	25	20		6			4.0		39		39			ns
t _w	min	LOAD				35	35	20		6			4.0		25		28			ns
t _{su}	min	DATA				20	20	20		3			6.0		25		25			ns
t _{hold}	min	DATA				0	0	5		3			0		0		0			ns
t _{rec}	min	LOAD					40	1		7			0		9		9			ns
t _{pd}	max	LOAD	Q _A ~Q _D			50	50	30		18			12.5		55		61			ns
t _{pd}	max	DATA	Q _A ~Q _D			50	40	21		18			11.5		55		55			ns
t _{pd}	max	CLK	RP. CLK			24	24	20		10.5			9.5		38		44			ns
t _{pd}	max	CLK	Q _A ~Q _D			36	36	18		11			11.5		55		60			ns
t _{pd}	max	CLK	MX/MIN			52	52	31		17			13.0		54		73			ns
t _{pd}	max	DWN/UP	RP. CLK			45	45	37		19			10.0		53		56			ns
t _{pd}	max	DWN/UP	MX/MIN			33	33	25		12			9.0		48		56			ns
t _{pd}	max	ENABLE	RP. CLK			33		18		8			9.0		33		41			ns
t _{cc}	max	ALL		OPEN		105	35	22		55			0.08		0.08		0.08			μA
I _{IH}	max	ENABLE	H			120	60	20		20										μA
I _{IL}	max	ENABLE	L			4.8	1.2	0.2		1.8										μA
I _{IH}	max	CLK	H			40	20	20		20										μA
I _{IL}	max	CLK	L			1.6	0.4	0.2		0.6										μA
I _{IH}	max	OTHERS	H			40	20	20		20										μA

社名	N	LS	ALS	ALSK	F	S	AS	AC	ACT	HC	HCU	HCT	BC	BCT
日立	D	DF								DF				
JRC										DF				
MOT	D							D						
日電										DF				
NS	DF				DF									
沖														
PHIL												DF		DF
RCA										DF				DF
三洋														
SIGNE														
TI	DF	DF			DF									
東芝												DF		

74190, 74191



74190, 74LS190



74191, 74LS191